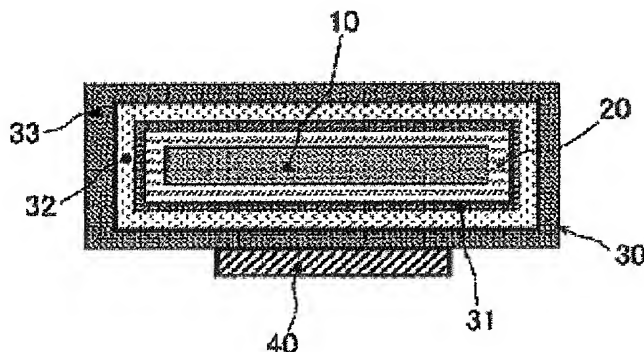


SHIELDED STRIPLINE ELEMENT AND ITS MANUFACTURING METHOD**Publication number:** JP2003124066**Publication date:** 2003-04-25**Inventor:** MASUDA KOICHIRO; TOYA HIROKAZU; SATO
MASAHARU**Applicant:** NIPPON ELECTRIC CO**Classification:****- international:** H01G9/028; H01G9/012; H01G9/04; H01G9/022;
H01G9/008; H01G9/04; (IPC1-7): H01G9/028;
H01G9/012; H01G9/04**- european:****Application number:** JP20010311529 20011009**Priority number(s):** JP20010311529 20011009

Report a data error here

Abstract of JP2003124066

PROBLEM TO BE SOLVED: To provide a shielded stripline element suitable for a power decoupling element of a high-speed digital circuit, by realizing characteristics as near as characteristics of a power source impedance as near as zero irrespective of the frequency, and to provide a method for manufacturing the same. **SOLUTION:** The shielded stripline element comprises a valve action metal 10 having a dielectric oxide film 20, a pair of anode leading terminals 11, 12 provided at different positions of the metal 10, and a conductive substance layer 30 disposed so as to surround the periphery of the metal 10 via the film 20. The layer 30 preferably has a conductive polymer layer 31 made of polypyrrole, polythiophene, polyaniline or the like. The metal 10 is formed in a U shape to thereby form the layer 31 by dipping, and hence the manufacturing process is simplified.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-124066
(P2003-124066A)

(43) 公開日 平成15年4月25日 (2003.4.25)

(51) Int.Cl.⁷

H 0 1 G 9/028
9/012
9/04

識別記号

F I

H 0 1 G 9/02
9/05

テーマコード* (参考)

3 3 1 E
H
M

審査請求 有 請求項の数 11 O L (全 9 頁)

(21) 出願番号 特願2001-311529(P2001-311529)

(22) 出願日 平成13年10月9日 (2001.10.9)

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 増田 幸一郎

東京都港区芝五丁目7番1号 日本電気株
式会社内

(72) 発明者 遠矢 弘和

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74) 代理人 100088328

弁理士 金田 暢之 (外2名)

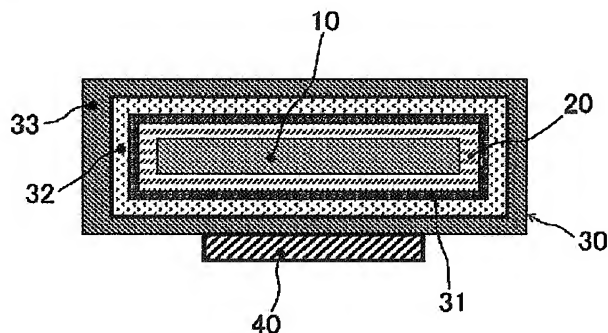
最終頁に続く

(54) 【発明の名称】 シールドストリップ線路型素子及びその製造方法

(57) 【要約】

【課題】 周波数にかかわらず電源インピーダンスが限りなくゼロという特性に限りなく近い特性を実現し、高速デジタル回路の電源デカップリング素子に適したシールドストリップ線路型素子と、その製造方法を提供する。

【解決手段】 誘電体酸化皮膜20を有する弁作用金属10と、弁作用金属10の異なる位置に設けられた1対の陽電極引き出し端子11、12と、弁作用金属10の周囲を取り巻くようにその誘電体酸化皮膜20を介して配置された導電性物質の層30と、を設ける。導電性物質の層30は、好ましくは、ポリピロール、ポリチオフェン、ポリアニリンなどの導電性高分子層31を有する。弁作用金属10をコの字型あるいはU字型とすることで、ディップイングにより導電性高分子層31などを形成でき、製造工程が簡素化される。



1

【特許請求の範囲】

【請求項 1】 誘電体酸化皮膜を有する弁作用金属と、前記弁作用金属の異なる位置に設けられた 1 対の第 1 の電極引き出し端子と、該弁作用金属の周囲を取り巻くようにその誘電体酸化皮膜を介して配置された導電性物質の層と、を有するシールドストリップ線路型素子。

【請求項 2】 前記導電性物質の層が、導電性高分子の層を含む、請求項 1 に記載のシールドストリップ線路型素子。

【請求項 3】 前記導電性高分子は、ポリピロール、ポリチオフェン及びポリアニリンからなる群から選ばれた 1 以上の化合物、あるいは前記化合物の誘導体である、請求項 2 に記載のシールドストリップ線路型素子。

【請求項 4】 前記導電性物質の層は、前記誘電体酸化皮膜側に設けられた前記導電性高分子の層と、前記導電性高分子の層上に形成された導電性ペースト層とを有する、請求項 2 または 3 に記載のシールドストリップ線路型素子。

【請求項 5】 前記導電性ペースト層に金属板が固着されている請求項 4 に記載のシールドストリップ線路型素子。

【請求項 6】 前記 1 対の第 1 の電極引き出し端子に対応して 1 対の第 2 の電極引き出し端子が前記金属板に設けられている、請求項 5 に記載のシールドストリップ線路型素子。

【請求項 7】 前記弁作用金属は、アルミニウム、タンタル及びニオブからなる群から選ばれた金属である、請求項 1 乃至 6 のいずれか 1 項に記載のシールドストリップ線路型素子。

【請求項 8】 前記弁作用金属は、平板あるいは箔として形成され、相互に対向する 1 対の端部が前記平板あるいは箔の面内で同一方向に屈曲もしくは湾曲する形状を有し、前記 1 対の端部に対応して前記 1 対の第 1 の電極引き出し端子が設けられている、請求項 1 乃至 7 のいずれか 1 項に記載のシールドストリップ線路型素子。

【請求項 9】 前記弁作用金属は、平板あるいは箔として形成され、相互に対向する 1 対の端部が前記平板あるいは箔の主面から同一方向に向かって立ち上がるような形状を有し、前記 1 対の端部に対応して前記 1 対の第 1 の電極引き出し端子が設けられている、請求項 1 乃至 7 のいずれか 1 項に記載のシールドストリップ線路型素子。

【請求項 10】 前記弁作用金属は円筒もしくは円柱形状である請求項 1 乃至 7 のいずれか 1 項に記載のシールドストリップ線路型素子。

【請求項 11】 両端が同一方向に屈曲もしくは湾曲する形状を有する弁作用金属を用い、前記弁作用金属の前記両端の近傍にそれぞれ絶縁物質を設け、

2

前記弁作用金属のうち前記絶縁物質間の領域を化成用酸化剤に浸漬して化成により当該領域において誘電体酸化膜を前記弁作用金属の表面に形成し、

ついで、前記弁作用金属のうち前記絶縁物質間の領域を重合浴槽に浸漬して前記誘電体酸化膜を上記導電性物質の層を形成し、

前記導電性物質の層に金属板を取り付ける、シールドストリップ線路型素子の製造方法。

【発明の詳細な説明】

10 【0001】

【発明の属する技術分野】本発明は、回路基板や電子基板上に実装される線路型素子に関し、特に、主にノイズフィルタ用バイパス素子や電源デカップリング用素子として用いられる高速化、高周波化に適したシールドストリップ線路型素子と、その製造方法とに関する。

【0002】

【従来の技術】科学技術の進歩に伴って、電子機器の小型化及び高性能化が求められている。これらは、例えばスイッチング電源やデジタル信号処理回路部品では、クロック周波数を高めることによって達成されるが、それに伴って、回路、特に電源回路に流れる高周波電流が増大し、電磁輻射の増大や信号品質の低下が顕著となる。このため、電源デカップリング用の素子に対する性能の要求は、厳しくなる一方である。

【0003】これまで、高速デジタル回路の電源デカップリング用の素子として、金属薄膜を蒸着したセラミック材料を多層積層した構造のセラミックコンデンサや、タンタルやアルミニウムなどの弁作用金属の多孔質成形体を陽極としその酸化皮膜を誘電体として導電性高分子を固体電解質とする構造を有する固体電解コンデンサが

40 など開発されている。

【0004】固体電解コンデンサとしては、例えば、特公平 4-56445 号（特開昭 60-37114 号）公報には、誘電体酸化皮膜上にポリピロールもしくはそのアルキル置換体を固体電解質として有する固体電解コンデンサが、また、特開平 3-35516 号公報には、誘電体酸化皮膜上に固体電解質としてポリアニリンが形成された固体電解コンデンサおよびその製造方法が開示されている。これらのコンデンサでは、それ以前のものに比べて 2 桁以上導電率の高い導電性高分子を固体電解質に用いているので、等価直列抵抗が小さく、同じ容量のものでもそれ以前のものに比べて 2 桁以上の高周波領域まで効果を有するものとなった。しかしながら、これらのコンデンサであって 10MHz を越える高周波数領域ではインピーダンスが激増し、フィルタ用バイパス素子や電源デカップリング用素子として、最近の要求に応えることはできなくなっている。

【0005】一方、高周波化に対応するために、フィルタの構成も検討されている。図 9 は、従来の表面実装型

50 フィルタの構成を示す断面図である。図 9 に示すよう

3

に、従来の表面実装型フィルタは、第1誘電体シート110と第2誘電体シート120と第3誘電体シート130とを積層した構成を有し、第1誘電体シート110と第2誘電体120シートとの界面に、信号伝達に用いられる第1内部導体111、蛇行導体115及び第2内部導体112を配し、第2誘電体シート120と第3誘電体シート130との界面に、蛇行導体115に対向するように接地導体125を形成したものである。第1内部導体111の一端は第1信号用電極151に接続し、第2内部導体112の一端は第2信号用電極152に接続し、第1内部導体111及び第2内部導体112の双方の他端の間に蛇行電極115が接続されている。このように構成することにより、従来のインダクタンス素子とキャパシタンス素子を組み合わせたノイズフィルタより、高周波のノイズ吸収特性が優れたノイズフィルタを得ることができる。特開平6-53046号公報には、セラミック誘電体シートではさまれた蛇行導体と接地導体からなる、上述したようなノイズフィルタが開示されている。

【0006】そしてこのような表面実装型フィルタでは、一方の電極、例えば第1信号電極用151から入力された電気信号が濾波され、その濾波された電気信号は他方（第2信号用電極152）に出力されることとなる。しかしながらこのような表面実装型フィルタは、容量と直列インダクタとの組み合わせにより動作周波数範囲が限定され、広範囲な周波数帯域にわたり十分なノイズ除去を行うことができなかった。

【0007】この課題を解決するために、既に本出願人は、特願2000-261529において、固体電解コンデンサや電気二重層コンデンサを分布定数的に構成したフィルタを開示し、また、特願2001-136955において、同軸構造で伝送線路型のコンポーネントを構成するフィルタを開示している。

【0008】

【発明が解決しようとする課題】上述したように、導電性高分子を固体電解質とするコンデンサが開発され、高周波数領域まで使用可能なコンデンサとしてさまざまな用途に使われているが、これらのコンデンサでも10MHzを越える高周波数領域ではインピーダンスが激増している。このため、デジタル回路で一般的な数百MHzのクロック周波数での動作においては、このようなコンデンサを用いる限り、信号発生回路で想定している特性、すなわち周波数にかかわらず電源インピーダンスが限りなくゼロであるという特性を実現できなくなっているという問題点があった。ノイズ除去の目的で表面実装型フィルタも開発されているが、限りなく低いインピーダンス値を実現するものではないため、コンデンサの代替としての使用には限界があり、また、特に100MHz以上の高周波数領域において、低インピーダンスを実現することが難しいという問題点があった。

4

【0009】本発明の目的は、以上の従来技術における課題に鑑みてなされたものであり、主にノイズフィルタのバイパス素子やデカップリング用素子として用いられる、高速化、高周波化に適したシールドストリップ線路型素子とその簡便な製造方法とを提供することにある。

【0010】

【課題を解決するための手段】本発明のシールドストリップ線路型素子は、誘電体酸化皮膜を有する弁作用金属と、弁作用金属の異なる位置に設けられた1対の第1の電極引き出し端子と、弁作用金属の周囲を取り巻くようにその誘電体酸化皮膜を介して配置された導電性物質の層と、を有する。

【0011】このように構成することにより、伝送線路構造の1つであるシールドストリップ線路となり、その結果、特性インピーダンスの周波数依存性が少なくなるため、広い周波数帯域にわたり、弁作用金属の一方からすなわち1対の第1の電極引き出し端子のうちの一方から入力された電気信号は、誘電体酸化皮膜の薄膜と導電性物質によって濾波されるので、高速化、高周波化に適した線路型素子が実現できる。

【0012】本発明のシールドストリップ線路型素子では、エッチング等によって拡面化した弁作用金属でもその誘電体酸化被膜に密着して導電率の高い導電性物質の層を形成することができるので、導電性物質の層が導電性高分子から構成されることが好ましい。このように構成することにより、高周波数領域まで使用可能なシールドストリップ線路型素子を容易に得ることができる。

【0013】また、本発明のシールドストリップ線路型素子を構成するにあたり、導電性高分子がポリピロール、ポリチオフェン、ポリアニリン、およびこれらの誘導体のいずれかであることが好ましい。このように構成することにより、環境安定性に優れ、100℃以上まで安定導電性物質の層を形成することができ、従って安定性、耐久性に優れ、高周波数領域まで使用可能なシールドストリップ線路型素子を容易に得ることができる。

【0014】また、本発明のシールドストリップ線路型素子を構成するにあたり、弁作用金属がアルミニウム、タンタル、もしくはニオブであることが好ましい。このように構成することにより、誘電率が高く均一で安定な誘電体酸化皮膜を形成することができ、従って体積効率の優れた安定なシールドストリップ線路型素子を容易に得ることができる。

【0015】また、弁作用金属を、U字形やV字形、L字形に類する形状とすることで、誘電体酸化皮膜および導電性物質の層をディップリングによって簡便に形成する製造方法が可能となる。

【0016】本発明のシールドストリップ線路型素子の製造方法は、両端が同一方向に屈曲もしくは湾曲する形状を有する弁作用金属を用い、弁作用金属の前記両端の近傍にそれぞれ絶縁物質を設け、弁作用金属のうち絶縁

5

物質間の領域を化成用酸化剤に浸漬して化成により当該領域において誘電体酸化膜を弁作用金属の表面に形成し、ついで、弁作用金属のうち絶縁物質間の領域を重合浴槽に浸漬して誘電体酸化膜を上導電性物質の層を形成し、導電性物質の層に金属板を取り付ける。

【0017】すなわち本発明のシールドストリップ線路型素子の製造方法では、弁作用金属をコの字型あるいはU字型などの形状とすることで、導電性物質の層を形成する過程でディッピングにより簡便に製造できることを特徴としている。弁作用金属の形状は、電極引き出し端子が溶液に浸漬されない方向になっていれば、特にその形状を限定するものではない。

【0018】

【発明の実施の形態】次に、本発明の好ましい実施の形態について、図面を参照して説明する。図1は、本発明の実施の一形態のシールドストリップ線路型素子の構成を示す断面図であり、図2は斜視図である。図1は図2のA-A'線での断面に対応する。

【0019】このシールドストリップ線路型素子は、表面に誘電体酸化皮膜20を有する細長い平板状の弁作用金属10を備えるとともに、誘電体酸化皮膜20を介して導電性物質からなる層30によって弁作用金属10を被覆するようにしたものである。ここで、図2に示すように、このシールドストリップ線路型素子は、長手方向の両端部分を同一方向に向けて屈曲した形状のコの字状となっている。導電性物質からなる層30は、コの字状に屈曲した両方の先端部分を除いて、弁作用金属10の全面を覆うように形成されている。また、コの字状に屈曲した一方の先端部分には、弁作用金属10の一端と電気的に接続する陽電極引き出し端子11が取り付けられ、同様に、コの字状に屈曲した他方の先端部分には、弁作用金属10の他端と電気的に接続する陽電極引き出し端子12が取り付けられている。陽電極引き出し端子11、12と導電性物質からなる層30との間には、これら両者間を絶縁するための絶縁物質60が設けられている。導電性物質からなる層30及び絶縁物質60によって、弁作用金属10は封止されていることになる。さらに、シールドストリップ線路型素子のコの字型をした底面には、この底面と同じようにコの字型とされた金属板40が取り付けられており、金属板40のコの字状に屈曲した両先端部分には、それぞれ、陰電極引き出し端子41、42が取り付けられている。

【0020】ここで、導電性物質からなる層30は、導電性である限り特にその材質等に限定されるものではなく、この層30には、各種金属や、二酸化マンガンや酸化インジウム等の半導体、あるいはテトラシアノキノジメタンとテトラチアフルバレンとの電荷移動錯体などの有機導電体を用いられる。特に、この導電性物質からなる層30には、ポリピロールやポリチオフェン、ポリエチレンジオキシチオフェン、ポリアニリン、ポリフェニ

6

レン、ポリフラン、ポリチアジル、ポリフェニレンビニレン、ポリアセチレン、ポリアズレン等の導電性高分子が好ましく、中でも安定性の観点からポリピロール、ポリチオフェン、ポリアニリン、及びこれらの誘導体が好ましい。本発明においてポリピロール、ポリチオフェン、ポリアニリンの誘導体とは、例えばこれらの化合物に各種置換基を付加したものや、他の高分子と共重合したものなどが挙げられる。本発明では、これらの導電性高分子は、通常、電子供与性もしくは電子吸引性の化合物からなるドーパントと組み合わせて用いられる。本発明では、導電性高分子に組み合わせられるドーパントは特に限定されるものではなく、導電性高分子のドーパントとして従来公知のものが用いられる。このようなドーパントとしては、例えば、ヨウ素、塩素、過塩素酸アニオン等のハロゲン化合物や、芳香族スルホン酸化合物等のルイス酸として作用するもの、あるいは、リチウムやテトラエチルアンモニウムカチオンのようなルイス塩基として作用するものが挙げられる。

【0021】さらなる低インピーダンス化を実現するために、導電性物質の層30を挟んで弁作用金属の一方の面あるいは両方の面に対向するようにして、銅、銀、金、アルミニウムその他の電気抵抗が小さい金属板を配置することもできる。図示した例では、金属板40は、さらなる低インピーダンス化を実現するために設けられている。

【0022】本発明では、これらの導電性高分子の形成方法は特に限定されるものではない。導電性高分子層は、誘電体酸化皮膜が形成された弁作用金属の表面（すなわち誘電体酸化皮膜上）に、導電性高分子の溶液を展開して溶剤を蒸発させたり、あるいは導電性高分子を形成するモノマーやオリゴマーと重合触媒を導入して弁作用金属の表面で、直接、導電性高分子の重合を行ったり、導電性高分子の中間体からなる高分子の層を形成して導電性高分子に転換したりして、形成することができる。

【0023】本発明において、弁作用金属の異なる位置に設けられた2つ以上の陽電極引き出し端子は、誘電体酸化皮膜で覆われた弁作用金属に電気信号を入力するためのものであり、そのため、ある程度距離を離して配置しておくことが実用的である。本発明では、例えば弁作用金属を両側に突き出させて陽電極引き出し端子としたり、溶接や圧着によって取り付けたものを陽電極引き出し端子としたりすることもできる。

【0024】本発明において、弁作用金属の種類は特に限定されるものではなく、弁作用金属としては、タンタルやアルミニウム、ニオブ、チタン、ジルコニウム、ケイ素、マグネシウムなどの表面皮膜形成金属が使用でき、これらは圧延箔や微粉末焼結体などの形で用いられる。弁作用金属としては、特に、タンタル、アルミニウム及びニオブからなる群から選ばれた金属を用いること

が好ましい。また、弁作用金属の表面の誘電体酸化皮膜の形成方法も特に限定されるものではなく、例えば、電解質溶液を用いて電解化成したり、適当な酸化剤を用いたりして形成することができ、あるいは空気酸化により形成された酸化膜をそのまま本発明における誘電体酸化皮膜として用いたりしてもよい。ただし、通常は、電解化成により誘電体酸化皮膜は形成される。

【0025】弁作用金属の形状も特に限定されるものではないが、特性インピーダンスの計算や加工上の観点から、平板形状（弁作用金属の長手方向に直交する断面形状が長方形）とすることが好ましいが、湾曲したり一部折り曲げたものなども使用できる。さらには、円柱形状あるいは円筒形状としてもよい。本発明では弁作用金属の表面を拡面化したものも使用できる。拡面化した弁作用金属としては、微粉焼結体を平板形状に加工したものや箔を電解液中で電解エッチングしたエッチング箔などが挙げられる。

【0026】本発明では、上述したように、導電性物質の層30を導電性高分子から構成することが好ましいが、誘電体酸化皮膜20と接する層は導電性高分子とし、さらにこの導電性高分子層の上に他の種類の導電性物質からなる層を形成するようにしてもよい。さらに、導電性物質の固体電解質と金属板はこれらをそのまま接触させたり、導電性カーボンペーストや銀ペーストを用いて接続させたりすることもできる。図示した例では、導電性物質の層30として、誘電体酸化皮膜20に接する導電性高分子層31と、導電性高分子層31上に設けられた導電性カーボンペースト32と、導電性カーボンペースト32の上に設けられた銀ペースト33とからなる三重構造となっており、導電性カーボンペースト32及び銀ペースト33によって金属板40が取り付けられるようになっている。

【0027】本発明のシールドストリップ線路型素子は、配線基板や電子回路基板にそのまま取り付け用いたり、あるいはリード電極を引き出して樹脂や金属ケース等で封止して用いることもできる。

【0028】

【実施例】以下、本発明のシールドストリップ線路型素子及びその製造方法について、実施例に基づいてさらに詳しく説明する。なお、本発明はこれら実施例に限定されるものではない。

【0029】（実施例1）図1及び図2に示したシールドストリップ線路型素子を作成した。

【0030】本実施例においては、弁作用金属10として、エッチングによって表面積を約200倍に拡大した厚さ110 μ mのアルミニウム箔を用いた。このアルミニウム箔は、幅10mmのコの字状に打ち抜かれている。アルミニウム箔（弁作用金属10）の両端部にヘキサフルオロプロピレンからなるフッ素系樹脂である絶縁物質60を設けた後、このアルミニウム箔を5質量%

ホウ酸アンモニウム水溶液中で電圧10Vで陽極酸化し、洗浄及び乾燥して金属酸化皮膜からなる誘電体酸化皮膜20を有するアルミニウム箔を得た。この箔を0.05モル/リットルの硫酸水溶液中に浸漬し、静電容量を測定したところ約380 μ Fであった。

【0031】次に、ガラス製容器に濃度10質量%のパラトルエンスルホン酸と5質量%のアニリンを含む水溶液を調製し、上記の誘電体酸化皮膜20が形成されたアルミニウム箔を浸漬して取り出した。これを空气中、室温で30分乾燥し、次に10質量%のペルオキシ二硫酸アンモニウムと10質量%のパラトルエンスルホン酸を含む水溶液に浸漬し、取り出してさらに20分間空气中に保持し、アニリンの重合を行った。その後、水、メタノールで洗浄し、80℃で乾燥した。この操作を4回繰り返したところ、誘電体酸化皮膜20の表面が導電性高分子層31によって被覆されたアルミニウム箔（弁作用金属10）が得られた。この導電性高分子層31は、パラトルエンスルホン酸をドーパントとするポリアニリンからなっている。もちろん、絶縁物質60が設けられた部位には導電性高分子層31が形成されないようにした。

【0032】このアルミニウム箔の導電性高分子層31（ポリアニリン）の形成部分を取り巻くように、導電性カーボンペースト32及び銀ペースト33を塗布して導電性物質の層30を完成し、さらに厚さ約100 μ mの銅箔からなる金属板40を導電性物質の層30に取り付け、金属板40の両端を陰電極引き出し端子41、42とした。その後、アルミニウム箔（弁作用金属10）両端部をテトラヒドロフランに浸漬し、マスク樹脂であるヘキサフルオロプロピレンからなる樹脂を溶解させ、超音波溶接機を用いてアルミニウム箔の両端に2つ（1対）の陽電極引き出し端子11、12を取り付けた。

【0033】得られたシールドストリップ線路型素子は、アルミニウム箔である弁作用金属10を陽極、銅箔からなる金属板40を陰極として容量を測定すると、測定周波数120Hzで約380 μ Fであり、誘電体酸化皮膜20の表面が十分にポリアニリンで被覆されていることがわかった。

【0034】このシールドストリップ線路型素子の両端に設けられた二組の電極引き出し端子11、12、41、42をネットワーク・アナライザに接続して電力透過特性 S_{21} を測定したところ、100kHzから100MHzまでの周波数範囲で-70dB以下であり、1GHzでも-40dB以下であって、高速デジタル回路の電源デカップリング素子としてこのシールドストリップ線路型素子は従来のコンデンサに比べてはるかに優れた特性を有することが分かった。

【0035】（実施例2）図3に示すシールドストリップ線路型素子は、図1及び図2に示すシールドストリップ線路型素子と同様のものであるが、回路基板への表面

実装に都合がよいように、陽電極引き出し端子 11, 12 を折り曲げて、金属板 40 の両端の陰電極引き出し端子 41, 42 と陽電極引き出し端子 11, 12 の先端とが同一平面内にあるようにしたものである。

【0036】(実施例 3) 図 4 に示すシールドストリップ線路型素子は、図 1 及び図 2 に示すシールドストリップ線路型素子と同様のものであるが、図 1 及び図 2 に示すものが、弁作用金属 10 であるアルミニウム箔がコの字状に屈曲している、すなわち直角部分を有するように打ち抜かれているのに対し、より丸みをおびた形状で湾曲して U 字型にアルミニウム箔が打ち抜かれている点で相違する。

【0037】(実施例 4) 図 5 に示すシールドストリップ線路型素子は、図 4 に示すシールドストリップ線路型素子と同様のものであるが、回路基板への表面実装に都合がよいように、陽電極引き出し端子 11, 12 を折り曲げて、金属板 40 の両端の陰電極引き出し端子 41, 42 と陽電極引き出し端子 11, 12 の先端とが同一平面内にあるようにしたものである。

【0038】(実施例 5) 図 6 は、実施例 5 に係るシールドストリップ線路型素子を示す平面図であり、図 7 は、図 6 の B-B' 線での断面図である。

【0039】このシールドストリップ線路型素子は、層構成としては上述した各実施例におけるものと同様であるが、形状において、長手方向の断面形状が皿状となるようにしたものである。すなわち、実施例 1~4 に示すものでは、弁作用金属 10 であるアルミニウム箔の箔面内方向に湾曲あるいは屈曲した形状にこのアルミニウム箔が打ち抜かれていたが、この実施例では、細長い短冊状のアルミニウム箔を弁作用金属 10 として用い、アルミニウム箔の箔面に直交する方向に向かって立ち上がるように、アルミニウム箔の両端を同一方向に屈曲させたものである。そして、このような弁作用金属 10 であるアルミニウム箔の両方の先端をそれぞれ陽電極引き出し端子 11, 12 とし、弁作用金属 10 の表面の誘電体酸化皮膜 20 を覆うように導電性物質の層 30 を形成して、短冊状の金属板 40 を取り付けである。金属板 40 の両端を陰電極引き出し端子 41, 42 としている。陽電極引き出し端子 11, 12 の先端及び陰電極引き出し端子 41, 42 の先端が同一平面上となるようにし、表面実装に都合がよいようにした。

【0040】(実施例 6) 図 1 及び図 2 に示したシールドストリップ線路型素子を作成した。

【0041】まず、ガラス製容器に、濃度 10 質量% のドデシルベンゼンスルホン酸第二鉄を含むメタノール溶液を調製し、この溶液に実施例 1 において誘電体酸化皮膜 20 ままでが形成されたアルミニウム箔を浸漬して取り出した。これを空气中、室温で 30 分乾燥し、次に 50 質量% のピロールを含む水溶液に浸漬し、取り出してさらに 30 分間空气中に保持し、ピロールの重合を行っ

た。その後、水、メタノールで洗浄し、80℃で乾燥した。この操作を 4 回繰り返したところ、誘電体酸化皮膜 20 の表面が導電性高分子層 31 によって被覆されたアルミニウム箔（弁作用金属 10）が得られた。この導電性高分子層 31 は、ドデシルベンゼンスルホン酸をドーパントとするポリピロールからなる。

【0042】このアルミニウム箔の導電性高分子層 31（ポリピロール）の形成部分を取り巻くように、実施例 1 と同様の方法で導電性物質の層 30 を形成し、銅箔からなる金属板 40 を取り付け、その金属板 40 の両端を陰電極引き出し端子 41, 42 とした。その後、実施例 1 の方法でマスク樹脂を溶解させ、2 つの陽電極引き出し端子 11, 12 を取り付けた。

【0043】得られたシールドストリップ線路型素子は、アルミニウム箔からなる弁作用金属 10 を陽極、銅箔からなる金属板 40 を陰極として容量を測定すると、測定周波数 120 Hz で約 380 μ F であり、誘電体酸化皮膜 20 の表面が十分にポリピロールで被覆されていることがわかった。

【0044】このシールドストリップ線路型素子の両端に設けられた二組の電極引き出し端子 11, 12, 41, 42 をネットワーク・アナライザに接続して電力透過特性 S_{21} を測定したところ、100 kHz から 100 MHz までの周波数範囲で -70 dB 以下であり、1 GHz でも -40 dB 以下であって、高速デジタル回路の電源デカップリング素子としてこのシールドストリップ線路型素子は従来のコンデンサに比べてはるかに優れた特性を有することが分かった。

【0045】(実施例 7) 図 1 及び図 2 に示したシールドストリップ線路型素子を作成した。

【0046】まず、ガラス製容器に、濃度 5 質量% のポリヘキシルチオフェンのキシレン溶液を調製し、実施例 1 において誘電体酸化皮膜 20 ままでが形成したアルミニウム箔のマスクされていない部分にこの溶液を滴下し、80℃で乾燥した。その後、全体を塩酸水溶液に浸漬し、誘電体酸化皮膜 20 の表面が導電性高分子層 31 で被覆されるようにした。この導電性高分子層 31 は、塩素イオンをドーパントとするポリヘキシルチオフェンからなる。

【0047】このアルミニウム箔の導電性高分子層 31（ポリヘキシルチオフェン）の形成部分を取り巻くように、実施例 1 と同様の方法で導電性物質の層 30 を形成し、銅箔からなる金属板 40 を取り付け、その金属板 40 の両端を陰電極引き出し端子 41, 42 とした。その後、実施例 1 の方法でマスク樹脂を溶解させ、2 つの陽電極引き出し端子 11, 12 を取り付けた。

【0048】得られたシールドストリップ線路型素子は、アルミニウム箔からなる弁作用金属 10 を陽極、銅箔からなる金属板 40 を陰極として容量を測定すると、測定周波数 120 Hz で約 380 μ F であり、誘電体酸

化皮膜 20 の表面が充分にポリヘキシルチオフェンで被覆されていることがわかった。

【0049】このシールドストリップ線路型素子の両端に設けられた二組の電極引き出し端子 11, 12, 41, 42 をネットワーク・アナライザに接続して電力透過特性 S_{21} を測定したところ、100 kHz から 100 MHz までの周波数範囲で -60 dB 以下であり、1 GHz でも -40 dB 以下であって、高速デジタル回路の電源デカップリング素子としてこのシールドストリップ線路型素子は従来のコンデンサに比べてはるかに優れた特性を有することが分かった。

【0050】（実施例 8）図 1 及び図 2 に示したシールドストリップ線路型素子を作成した。

【0051】まず、ガラス製容器に、濃度 10 質量% のドデシルベンゼンスルホン酸第二鉄を含むエタノール溶液を調製し、この溶液に実施例 1 において誘電体酸化皮膜 20 までが形成されたアルミニウム箔を浸漬して取り出した。これを空气中、室温で 30 分乾燥し、次に 50 質量% のエチレンジオキシチオフェンを含む水溶液に浸漬し、取り出してさらに 30 分間空气中に保持し、エチレンジオキシチオフェンの重合を行った。その後、水、メタノールで洗浄し、80℃で乾燥した。この操作を 4 回繰り返したところ、誘電体酸化皮膜 20 の表面が導電性高分子層 31 によって被覆されたアルミニウム箔（弁作用金属 10）が得られた。この導電性高分子層 31 は、ドデシルベンゼンスルホン酸をドーパントとするポリエチレンジオキシチオフェンからなる。

【0052】このアルミニウム箔の導電性高分子層 31（ポリエチレンジオキシチオフェン）の形成部分を取り巻くように、実施例 1 と同様の方法で導電性物質の層 30 を形成し、銅箔からなる金属板 40 を取り付け、その金属板 40 の両端を陰電極引き出し端子 41, 42 とした。その後、実施例 1 の方法でマスク樹脂を溶解させ、2 つの陽電極引き出し端子 11, 12 を取り付け付けた。

【0053】得られたシールドストリップ線路型素子は、アルミニウム箔からなる弁作用金属 10 を陽極、銅箔からなる金属板 40 を陰極として容量を測定すると、測定周波数 120 Hz で約 380 μ F であり、誘電体酸化皮膜 20 の表面が充分にポリエチレンジオキシチオフェンで被覆されていることがわかった。

【0054】このシールドストリップ線路型素子の両端に設けられた二組の電極引き出し端子 11, 12, 41, 42 をネットワーク・アナライザに接続して電力透過特性 S_{21} を測定したところ、1 MHz から 100 MHz までの周波数範囲で -60 dB 以下であり、1 GHz でも -40 dB 以下であって、高速デジタル回路の電源デカップリング素子としてこのシールドストリップ線路型素子は従来のコンデンサに比べてはるかに優れた特性を有することが分かった。

【0055】（実施例 9）図 1 及び図 2 に示したシールド

ドストリップ線路型素子を作成した。

【0056】まず、ガラス製容器に、濃度 30 質量% のドデシルベンゼンスルホン酸第二鉄のメタノール溶液を入れ、-50℃に冷却した。次に、この溶液に 6 質量% となるようにピロールを滴下し、-50℃に保ったまま攪拌して混合した。実施例 1 において誘電体酸化皮膜 20 までが形成したアルミニウム箔のマスクされていない部分にこの溶液を滴下し、室温で 60 分保った。その後、水、メタノールで洗浄し、80℃で乾燥して、誘電体酸化皮膜 20 の表面が導電性高分子層 31 で被覆されたアルミニウム箔を得た。この導電性高分子層 31 は、ドデシルベンゼンスルホン酸をドーパントとするポリピロールからなる。

【0057】このアルミニウム箔の導電性高分子層 31（ポリピロール）の形成部分を取り巻くように、実施例 1 と同様の方法で導電性物質の層 30 を形成し、銅箔からなる金属板 40 を取り付け、その金属板 40 の両端を陰電極引き出し端子 41, 42 とした。その後、実施例 1 の方法でマスク樹脂を溶解させ、2 つの陽電極引き出し端子 11, 12 を取り付け付けた。

【0058】得られたシールドストリップ線路型素子は、アルミニウム箔からなる弁作用金属 10 を陽極、銅箔からなる金属板 40 を陰極として容量を測定すると、測定周波数 120 Hz で約 375 μ F であり、誘電体酸化皮膜 20 の表面が充分にポリピロールで被覆されていることがわかった。

【0059】このシールドストリップ線路型素子の両端に設けられた二組の電極引き出し端子 11, 12, 41, 42 をネットワーク・アナライザに接続して電力透過特性 S_{21} を測定したところ、1 MHz から 100 MHz までの周波数範囲で -60 dB 以下であり、高速デジタル回路の電源デカップリング素子としてこのシールドストリップ線路型素子は従来のコンデンサに比べてはるかに優れた特性を有することが分かった。

【0060】（実施例 10）上述の図 1 及び図 2 に示したシールドストリップ線路型素子を製造する工程について、図 8 を用いて順に説明する。

【0061】まず、図 8 (a) に示すように、コの字状の金属箔である弁作用金属 10 を用意し、図 8 (b) に示すように、コの字状に屈曲した両方の端部の近傍に、絶縁物質 60 を設ける。この絶縁物質 60 は、後工程において溶液がはいあがることを防止する。次に、図 8

(c) に示すように、弁作用金属 10 の表面に誘電体酸化皮膜 20 を形成する目的で、5 質量% のホウ酸アンモニウム水溶液 80 を入れた容器を用意するとともに直流電源 70 を用意し、直流電源 70 の陰極をホウ酸アンモニウム水溶液 80 に、陽極 71 を弁作用金属 10 に接続し、直流電圧を印加して陽極化成を行う。その際、絶縁物質 60 の位置から図示下側の部分の弁作用金属 10 がホウ酸アンモニウム水溶液 80 に浸漬されるようにす

13

る。その結果、図 8 (d) に示すように、誘電体酸化皮膜 20 が弁作用金属 10 の表面に形成される。

【0062】次に、このように誘電体酸化皮膜 20 が形成された弁作用金属 10 を、図 8 (e) に示すように、導電性物質を形成するための溶液 90 に浸漬する。その結果、図 8 (f) に示すように、誘電体酸化皮膜 20 の表面に導電性物質の層 30 が形成される。最後に、図 8 (g) に示すように、金属板 40 を導電性物質 30 の表面に取り付けることによって、シールドストリップ線路型素子が完成する。

【0063】

【発明の効果】以上説明したように本発明は、誘電体酸化皮膜を有する弁作用金属と、弁作用金属の周囲を取り巻くようにその誘電体酸化皮膜を介して配置された導電性物質の層と、弁作用金属の異なる位置に設けられた 1 対の電極引き出し端子と、導電性物質の層の異なる位置に設けられた 1 対の 2 つの電極引き出し端子とからシールドストリップ線路型素子を構成することにより、高速デジタル回路の電源デカップリング素子として従来のコンデンサに比べてはるかに優れたシールドストリップ線路型素子が得られる、という効果がある。また、細長い形状の弁作用金属の両端を一方に屈曲あるいは湾曲させてコの字型やくの字型、U 字型とすることにより、陽極化成用の溶液や導電性材料の層を形成するための溶液に浸漬するだけで簡単にシールドストリップ線路型素子を製造することが可能となるという効果がある。

【図面の簡単な説明】

【図 1】本発明の実施の一形態のシールドストリップ線路型素子の構成を示す断面図である。

【図 2】図 1 に示すシールドストリップ線路型素子の斜視図である。

【図 3】実施例 2 のシールドストリップ線路型素子の斜視図である。

【図 4】実施例 3 のシールドストリップ線路型素子の斜視図である。

14

【図 5】実施例 4 のシールドストリップ線路型素子の斜視図である。

【図 6】実施例 5 のシールドストリップ線路型素子を示す平面図である。

【図 7】図 6 の B-B' 線での断面図である。

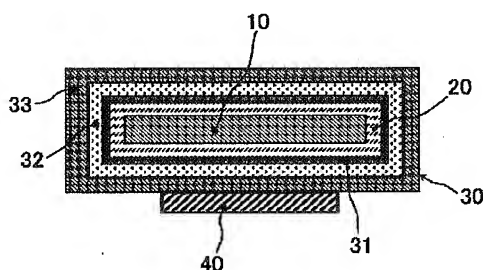
【図 8】実施例 10 でのシールドストリップ線路型素子の製造工程を示す図である。

【図 9】従来の表面実装型フィルタの従来の一例を示す断面図である。

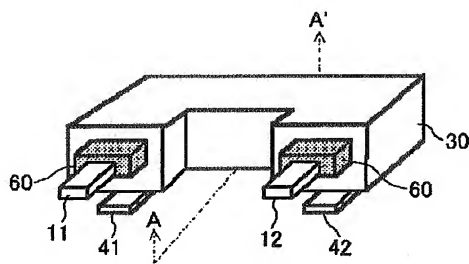
10 【符号の説明】

- 10 弁作用金属
- 11, 12 陽電極引き出し端子
- 20 誘電体酸化皮膜
- 30 導電性物質の層
- 31 導電性高分子層
- 32 導電性カーボンペースト
- 33 銀ペースト
- 40 金属板
- 41, 42 陰電極引き出し端子
- 60 絶縁物質
- 70 直流電源
- 71 陽極
- 72 陰極
- 80 ホウ酸アンモニウム水溶液
- 90 溶液
- 110 第 1 誘電体シート
- 111 第 1 内部導体
- 112 第 2 内部導体
- 115 蛇行導体
- 120 第 2 誘電体シート
- 123, 124 電氣的に絶縁される間隔
- 125 接地導体
- 130 第 3 誘電体シート
- 151 第 1 信号用電極
- 152 第 2 信号用電極

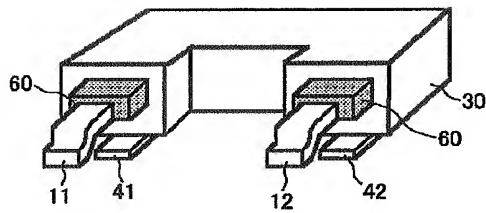
【図 1】



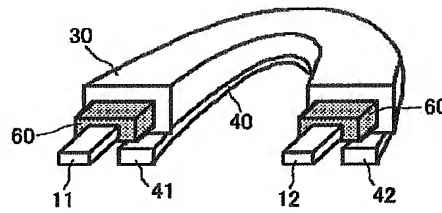
【図 2】



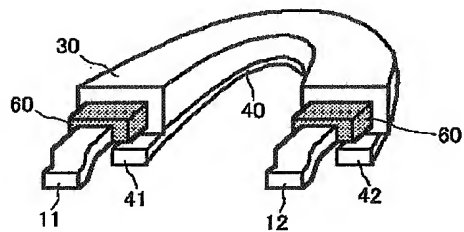
【図 3】



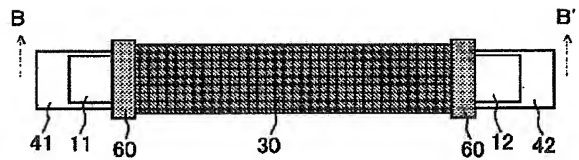
【図 4】



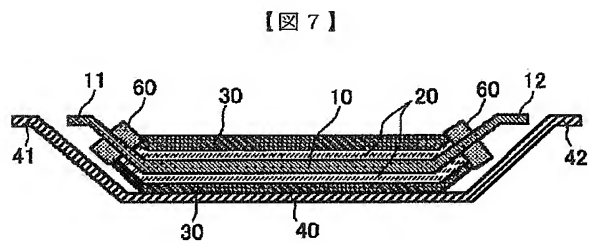
【図 5】



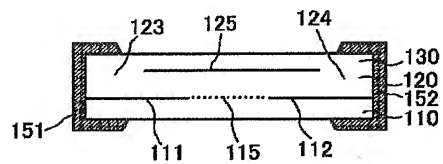
【図 6】



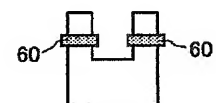
【図 8】



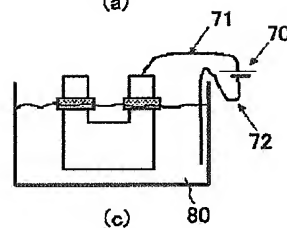
【図 9】



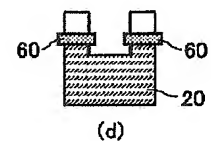
(a)



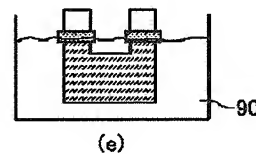
(b)



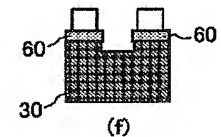
(c)



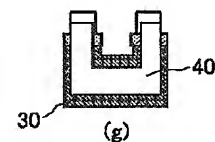
(d)



(e)



(f)



(g)

フロントページの続き

(72) 発明者 佐藤 正春
東京都港区芝五丁目 7 番 1 号 日本電気株
式会社内